

Студијски програм/студијски програми: КОТ, СРТ			
Врста и ниво студија: Основне струковне студије			
Назив предмета: Пројектовање помоћу рачунара			
Наставник: др Милош Б. Стојановић			
Статус предмета: обавезни КОТ/ изборни СРТ			
Број ЕСПБ: 6			
Услов: Основи електронике, Основи рачунарске технике, Програмски језици 1			
Циљ предмета			
Циљ предмета је упознати и обучити студенте са основним принципима пројектовања помоћу рачунара. Обучавање студената за коришћење програмских пакета за пројектовање, симулацију, синтезу и тестирање. Логичко пројектовање. Овладавање основама језика за опис хардвера VHDL. Пројектовање и синтеза интегрисаних кола ниске и средње сложености у VHDL-у, реализација на FPGA. Физичко пројектовање РСВ-а.			
Исход предмета			
Након полагања предмета студенти ће бити у стању да самостално пројектују интегрисана кола и РСВ помоћу рачунара.			
Садржај предмета			
Теоријска настава			
Домени пројектовања (функционални, структурни, физички). Нивои моделовања и апстракције. Процес пројектовања. Програмски пакети за пројектовање. Логичко пројектовање. Пројектовање интегрисаних кола. Језици за опис хардвера. Организација VHDL кода и стилови пројектовања. Симулација и синтеза VHDL кода и његова улога у процесу пројектовања. Компоненте, пакети, библиотеке. Језичке конструкције. Конкурентне и секвенцијалне наредбе. Параметризовано пројектовање. Хијерархијско пројектовање. Физичко пројектовање РСВ-а.			
Практична настава			
Упознавање са могућностима програмског пакета Logisim 2.7. Дизајн система на логичком нивоу. Упознавање са могућностима програмског пакета ISE Design Suite 14.7. Креирање изворног (VHDL) пројектног фајла, избор типа пројектног фајла. Дефинисање интерфејса (портова) пројектног модула. Дефинисање архитектуре модула и временских ограничења. Тестбенч. Функционална и временска симулација. Синтеза кола. Генерисање извештаја о синтези - RTL dijagram. Имплементација, генерисање извештаја о имплементацији. Извештај о пиновима. Дефинисање ограничења. Генерисање фајла за конфигурацију. Повезивање РС-а са развојним системом и конфигурација FPGA кола. Упознавање са могућностима програмског пакета Proteus 8.3. Дизајн и тестирање ел. кола и компоненти - Proteus ISIS. Распоређивање компоненти и рутирање - Proteus ARES.			
Литература			
1. Миливојевић. З., <i>Пројектовање помоћу рачунара</i> , Пунта, Ниш, 2003.			
2. Volnei A. P., <i>Circuit Design and Simulation with VHDL</i> , the MIT Press, Cambridge, 2010.			
3. Ђорђевић. Г., <i>Архитектуре микросистема</i> , Електронски факултет Ниш, 2009.			
Број часова активне наставе			Остали часови
Предавања: 2	Рачунске вежбе: 0	Лабораторијске вежбе: 1	
Методe извођења наставе			
Комбиновано, интерактивна са решавањем примера из праксе.			
Оцена знања (максимални број поена 100)			
Предиспитне обавезе	поена	Завршни испит	поена
активност у току предавања	10	писмени испит	30
лаборатор. вежбе (израда и одбрана)	10+10	усмени испит	
колоквијум-и (два колоквијума)	20+20	